

Metodología de diseño aplicada a un sistema fotovoltaico con topología de inductor en derivación

Design methodology applied to photovoltaic system with inductor tapped topology

Juan Carlos Yris-Pastor^{1,4}, Jorge Hugo Calleja-Gjumlich², Leobardo Hernández-González³, José Armando Olmos-Lopez¹*

¹ División Académica de Ingeniería y Arquitectura (DAIA), Universidad Juárez Autónoma de Tabasco. Carretera Cunduacán-Jalpa de Méndez Km. 1, Col. La Esmeralda. C.P. 86690. Tabasco, México.

² Departamento de Ingeniería Electrónica, Centro Nacional de Investigación y Desarrollo Tecnológico. Interior Internado Palmira S/N, Col. Palmira. C.P. 62050. Cuernavaca, México.

³ Departamento de Electrónica, Escuela Superior de Ingeniería Mecánica y Eléctrica (ESIME), Instituto Politécnico Nacional. Av. Santa Ana N.° 1000, Col. San Fco. C.P. 04430. Culhuacan, México.

⁴ Departamento de Electrónica y Mecatrónica, Instituto Tecnológico Superior de Comalcalco. Carretera Vecinal Comalcalco-Paraíso Km. 2 Ra. Occidente 3ra Sección. C.P. 86650. Comalcalco, México.

(Recibido el 07 de junio de 2013. Aceptado el 17 de marzo de 2014)

Resumen

Para acondicionar óptimamente la energía proveniente de sistemas Fotovoltaicos a la red eléctrica se utiliza el concepto de módulo CA, el cual permite convertir la energía de CD a CA. Sin embargo, el uso de este esquema presenta una baja calidad en la generación de energía, una baja ganancia de voltaje, alto contenido armónico y una baja eficiencia de conversión. Para subsanar estas problemáticas se propone el diseño de topología de inductor en derivación con salida diferencial y controlada con modulación sinusoidal, obteniendo un esquema de Convertidor de Módulo Integrado (MIC). La metodología de diseño del MIC se validó en una primera etapa a través de simulaciones con variaciones de parámetros, los resultados de la simulación fueron verificados por medio de un prototipo de 80 Watts, que corresponde a la potencia máxima de un módulo fotovoltaico. En una segunda etapa se validó

* Autor de correspondencia: Juan Carlos Yris Pastor, correo electrónico: juan.yris@ujat.mx

experimentalmente el diseño del prototipo, en los resultados de laboratorio se pudo apreciar que el prototipo trabajando en un sistema fotovoltaico real presentó las siguientes mejoras: un incremento en la ganancia de voltaje, un incremento en la eficiencia, diseño simple y reducción de la distorsión armónica total, con respecto a convertidores tradicionales.

-----**Palabras clave:** sistema fotovoltaico, inversor, convertidor en derivación, MIC

Abstract

In order to transform DC in AC ready to be delivered to the electrical-grid, the concept of AC Module is typically applied; however, the use of this scheme, presented are some quality problems in the generation of energy, as, voltage gain low, high THD and low conversion efficiency. As a solution, a tapped-inductor topology is proposed to design an inverter into a Module Integrated Converter (MIC). The proposed converter and its control system are evaluated by simulations. The simulation results were verified using an 80 watts prototype, which is the maximum power rating for a single photovoltaic module, in the obtained experimental results can be appreciated that the prototype working in a real photovoltaic system: increases the voltage gain, increases the efficiency and reduces the harmonic distortion with respect to a traditional converter.

-----**Keywords:** photovoltaic system, inverter converter with tapped, MIC

Introducción

De acuerdo a [1], el costo de los paneles solares ha disminuido sustancialmente, y se espera en un futuro inmediato una mayor reducción y un crecimiento en su aplicación. Por lo que el desarrollo de convertidores con alta eficiencia aplicados a paneles fotovoltaicos, FV, con conexión a la red se vuelve un tema de investigación prioritario. Una mejora que se puede lograr en el sistema FV, consiste en integrar el módulo FV con el convertidor inversor o MIC. La unión de un sistema FV y el inversor es denominado “Módulo de CA” [2-4]. La característica principal de trabajar con el módulo de CA, es su facilidad de conectarse a la red eléctrica bajo el modo de operación de conectar y usar *-plug and play-*. Este tipo de esquema es adecuado para su utilización en cargas de 40W a 200W y es capaz de soportar

múltiples conexiones en aplicaciones domésticas y un crecimiento de potencia teórica máxima de 2 kW [5, 6]. La principal limitación de este tipo de inversor es que la potencia máxima del MIC debe ser igual a la potencia liberada por el panel FV. Una opción para aumentar la potencia del convertidor a su máximo, es incrementar la ganancia de voltaje.

La propuesta presentada consiste en diseñar un sistema simple con alta eficiencia, utilizando un convertidor CD-CD sin aislamiento, lo que permite obtener un voltaje adecuado en su conexión a la red eléctrica a partir de un panel FV marca CONERGY, modelo C1251P [7].

Como el panel FV entrega un rango de voltaje de $14V_{CD}$ a $17V_{CD}$, esta variación obedece a lo irregular que es la irradiación solar durante el día, es necesario diseñar el MIC con una ganancia mínima de 10.58 y una ganancia máxima de 12.85

con el fin de mantener la salida del inversor en los niveles requeridos por la red eléctrica. La máxima ganancia reportada en la literatura con esquemas tradicionales o convertidores no aislados no logra cubrir la ganancia solicitada [8-13]. Por esto se procedió a revisar las propuestas reportadas para seleccionar el esquema de convertidor más adecuado para su mejora y evaluación a través de un prototipo experimental.

Selección del inversor

Para análisis y mejora del MIC, se dividió a este en dos etapas de conversión: Primero, la función de conversión CD-CD con alta ganancia de voltaje. Segundo, la función de inversión (Fig. 1). Para su implementación doméstica se requiere que el MIC presente las siguientes características: bajo peso, alta eficiencia, alta ganancia de voltaje y alta densidad de potencia, con estas condiciones la revisión de la literatura se focalizó en tres propuestas principales.

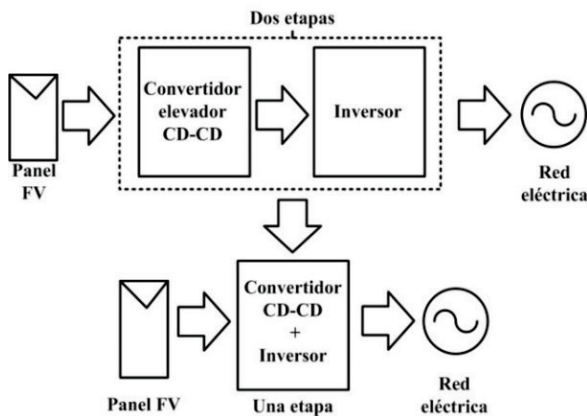


Figura 1 MIC con etapas integradas

El primer inversor analizado es propuesto por [9]. Este consiste de dos convertidores elevadores tipo CD-CD operando en modo complementario (Fig. 2). Presentando las siguientes desventajas: baja ganancia de voltaje, los transistores trabajan en conmutación dura, se incrementa las pérdidas por conmutación y el sistema es susceptible a interferencia electromagnética.

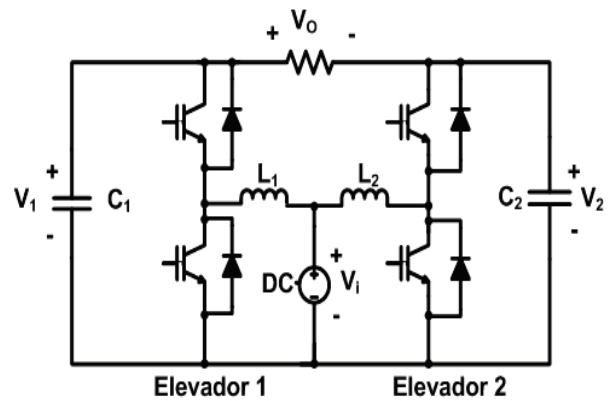


Figura 2 Inversor propuesto por [9]

El segundo inversor analizado es propuesto por [10], este convertidor opera con señales de control PWM duales y conmutación dura: una etapa del circuito genera la función CD-CD y la otra etapa genera la función de inversión, esto elimina el problema de asimetría, siendo apropiado para potencias pequeñas (Fig. 3). La desventaja es que opera con un solo inductor L , el cual provee la energía para cada medio ciclo del voltaje de salida; lo que incrementa pérdidas debido al calentamiento o pérdidas por el cobre.

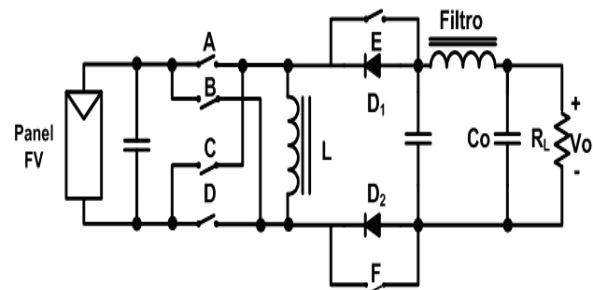


Figura 3 Inversor propuesto por [10]

El tercer inversor analizado es propuesto por [11]. El convertidor utiliza dos transistores operando a alta frecuencia para la etapa elevadora y dos transistores operando a baja frecuencia para la etapa de inversión (Fig. 4). La propuesta trabaja en MCC e implementa el seguimiento del punto máximo de potencia MPP [12].

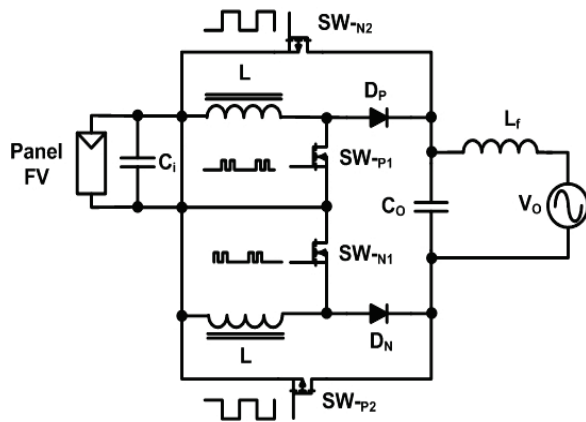


Figura 4 Inversor propuesto por [11]

De acuerdo con la tabla 1, la propuesta de convertidor más viable a mejorar por su capacidad de potencia, mínima de 80W, es la desarrollada por [11]. Para lograr el aumento de ganancia de voltaje se propone un esquema de carga diferencial y un control PWM tipo sinusoidal. Para el diseño del convertidor se considera que en el punto de máxima potencia el módulo FV presenta un comportamiento dual, es decir, puede operar como fuente de corriente o como fuente de voltaje [13], en particular si se trabaja con un capacitor de valor grande a la salida del módulo, este puede ser analizado como una fuente de voltaje. La condición anterior permite que el módulo FV trabaje como una fuente de CD para la energización del convertidor CD-CD, lo que simplifica el análisis.

Tabla 1 Comparativo de inversores analizados

Parámetro	[9]	[10]	[11]
Potencia (W)	500	50	300
Ganancia	3,3	3,5	3,6
Eficiencia (%)	NR	87	87
Frecuencia (kHz)	30	70	10
THD (%)	4,74	3,67	5

Propuesta de mejora del convertidor CD-CD

Para aumentar la ganancia de voltaje se identificaron tres alternativas sin aislamiento, que se analizan a continuación:

Convertidor con Inductor Acoplado (IA) Está basado en un convertidor elevador conectado en serie con un inductor acoplado [14, 15]. Su principio de operación es similar al convertidor Flyback con diodo activo de anclaje (Fig. 5). Las principales ventajas son: incremento de la eficiencia debido a su arreglo simple y de bajo costo, elimina la restricción de alta relación de transformación, reduce el tiempo de recuperación inversa del diodo, disminuye el esfuerzo de voltaje en el transistor. Sin embargo, presenta la desventaja de utilizar un filtro adicional para suavizar los pulsos de corriente presentes en la entrada.

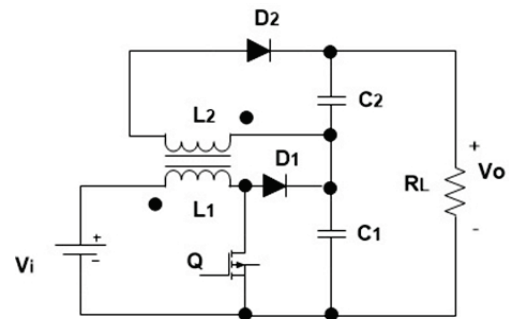


Figura 5 Convertidor Elevador con Inductor Acoplado (IA)

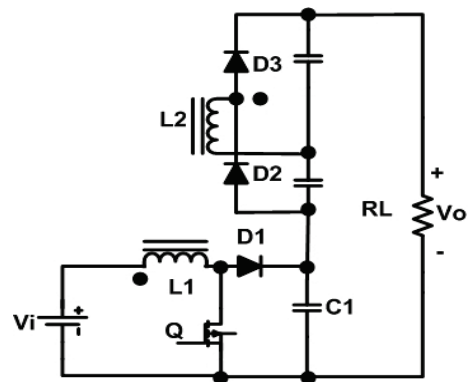


Figura 6 Convertidor Elevador con Inductor Acoplado y Multiplicador (IAM)

Convertidor con Inductor Acoplado y Multiplicador (IAM) Fue propuesto por [16]. Este convertidor permite mayor relación de transformación en el inductor, comparado a los convertidores tradicionales (Fig. 6). Disminuye

el esfuerzo de voltaje, aumenta la ganancia de voltaje, incrementa la eficiencia y es de fácil aplicación en sistemas FV. Presenta como desventajas las siguientes: requiere de un filtro adicional debido a la corriente pulsante generada a la entrada y se incrementa la THD.

Convertidor con Inductor en Derivación (ID)

Este convertidor es una extensión del convertidor tradicional propuesto por [17-19] (Fig. 7), utiliza la configuración en derivación para lograr una ganancia de voltaje alta. Su principal característica es que permite variantes con el intercambio de posición del diodo y del transistor en el circuito. Los parámetros de control son iguales al convertidor tradicional. El inductor actúa como un autotransformador permitiendo al transistor operar con bajo esfuerzo de voltaje.

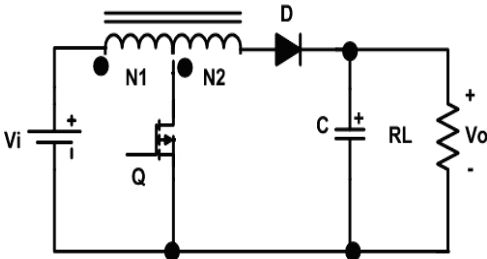


Figura 7 Convertidor Reductor Elevador con Inductor en Derivación (ID)

En la tabla 2 se presentan las características más importantes de los tres convertidores analizados. Se puede concluir que el esquema de Inductor en Derivación (ID) es adecuado para su aplicación al esquema de inversor con aplicación en sistemas FV, donde esta técnica se ha retomado en años recientes con el propósito de obtener ganancias de voltaje grandes [20-21].

Tabla 2 Comparativo de convertidores analizados

Tipo	Ganancia	Eficiencia (%) Potencia (W)	fS (kHz)
Inductor acoplado	7,9	90,100	NR
	3,9	93,35	38
	4,0	90,35	40
	6,0	87,100	20
Inductor acoplado y multiplicador	8,3	NR,300	20
Inductor en derivación	10	NR	NR
	12	NR	NR
	5	NR, 80	NR

En la figura 8 se muestran las tres variantes con salida flotada, es decir la salida no comparte la terminal de referencia con la entrada, que se pueden lograr a partir del convertidor con Inductor en Derivación (ID), y que son: Interruptor en la Derivación (ID), Diodo en la Derivación (DD), y Entrada- Salida en la Derivación (ESD) [22].

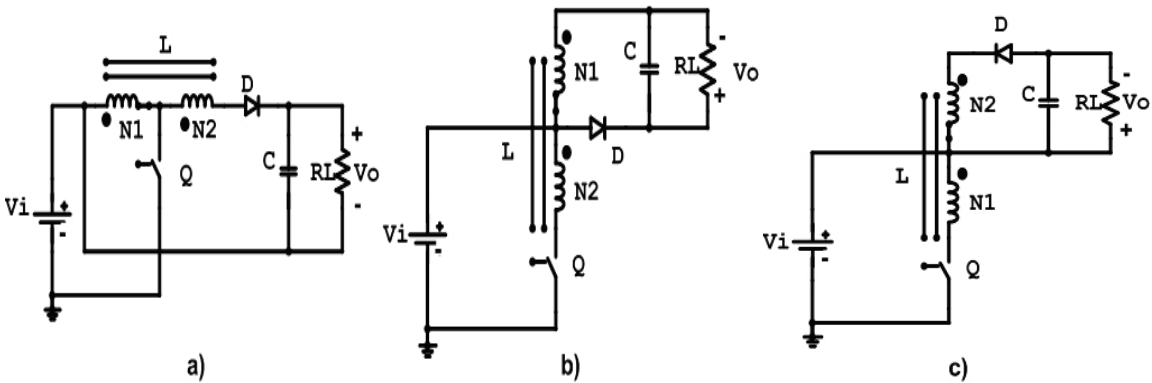


Figura 8 Variantes de convertidor con inductor en derivación y salida flotada: a) ID, b) DD y c) ESD

En la figura 9, se presentan el comportamiento teórico en: MCC, CC y MCD, para las tres variantes del convertidor con inductor en

derivación y salida flotada. Donde el factor “ k ” determina el modo de operación del convertidor [11].

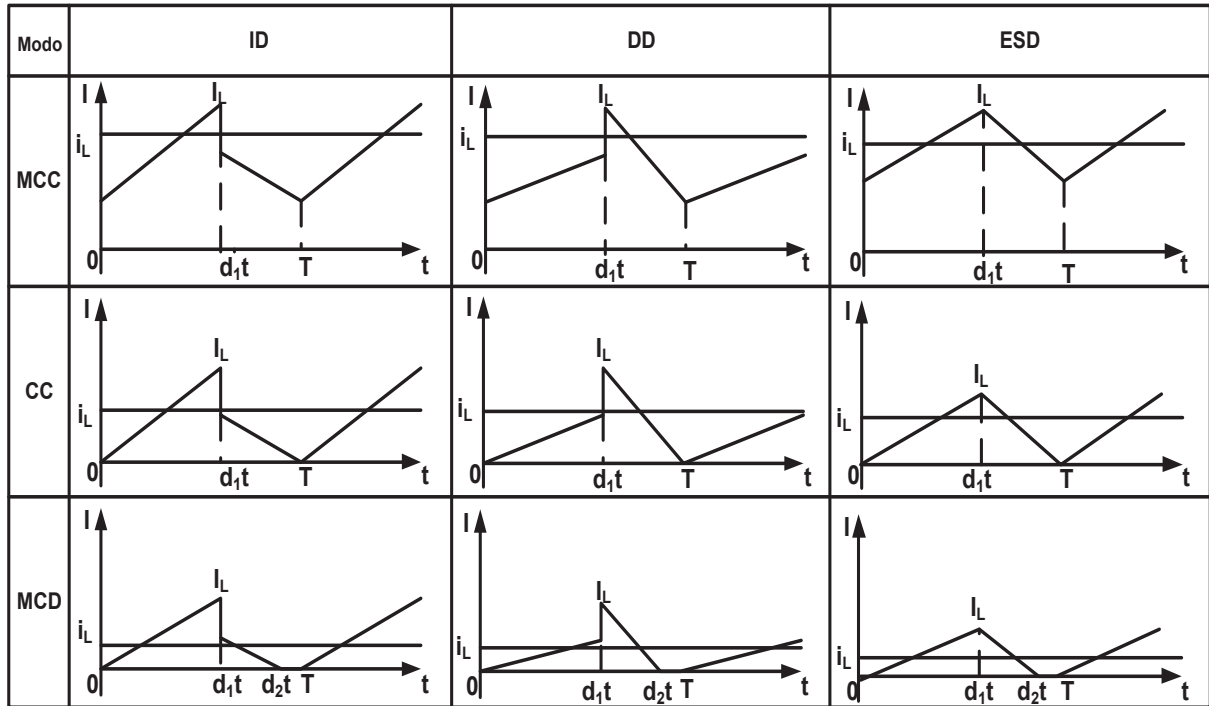


Figura 9 Comportamiento del convertidor con inductor en derivación y salida flotada en sus tres variantes

Del análisis presentado en la figura 9, se determina que la variante de convertidor que presenta un mejor comportamiento trabajando en MCC y MCD, es el Reductor Elevador con Inductor e Interruptor en Derivación (REIID), el cual además posee la ventaja de operar con mayor ciclo de trabajo con respecto a los dos variantes, esto es importante para el diseño del sistema de control, ya que durante un ciclo de operación el convertidor cambia de MCC a MCD y se puede salir de su estabilización.

Diseño del convertidor REIID

En la figura 10 se presenta el circuito final que incorpora la propuesta de mejora para aumentar la ganancia de voltaje y salida flotada.

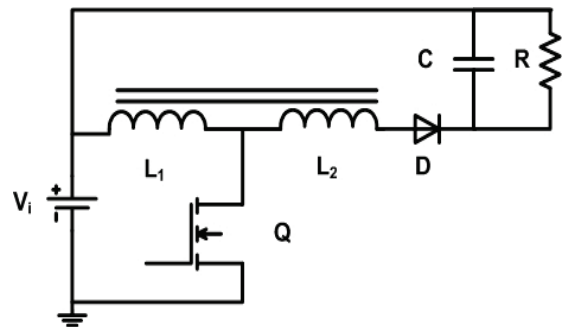


Figura 10 Propuesta final de MIC para su integración al módulo FV

Para su análisis y obtención de las ecuaciones de diseño, el convertidor de la Fig. 10 presenta dos modos de operación:

Modo 1 Cuando el transistor Q conduce, el diodo D se bloquea y la corriente fluye por L_1 , al mismo

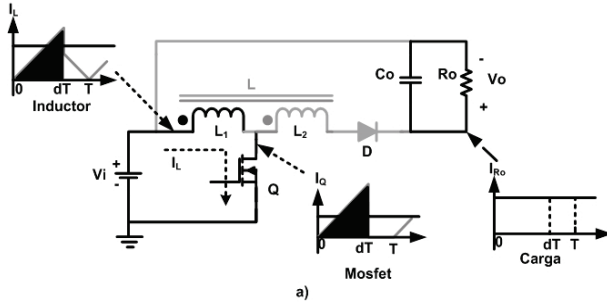
tiempo la energía almacenada en el capacitor C se transfiere a la carga R (Fig. 11a). En este modo el ciclo de trabajo (d) se define con la expresión (1).

$$d = \frac{MN}{MN + 1} \quad (1)$$

El pico de corriente del transistor Q es igual al pico de corriente del inductor L_1 , como se observa en la Fig.11a y con las expresiones (2) y (3).

$$i_{Qpk} = i_{L1pk} = \frac{V_i d}{L_1 f_s} \quad (2)$$

$$L_1 = NL$$



Modo 2 Cuando el transistor Q se bloquea, el diodo D conduce (Fig. 11b). La corriente almacenada en L_1 fluye al inductor L_2 y al diodo D y finalmente carga al capacitor C. cuando ambos dispositivos de conmutación se bloquean (transistor y diodo), el problema de recuperación inversa desaparece ya que la corriente en el diodo es cero.

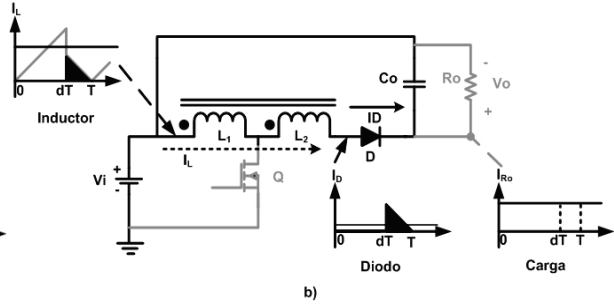


Figura 11 Principio de operación del convertidor RE con ID: a) 0-dTs, b) dTs-Ts

En este modo el pico de corriente del diodo es igual al pico de corriente del inductor L_2 , como se observa en la Fig. 11b y se calcula con la expresión (4).

$$i_{Dpk} = i_{L2pk} = \frac{V_i d}{L_2 f_s} \quad (4)$$

Para disminuir el esfuerzo de corriente en el dispositivo de conmutación Q, i_{L2pk} se calcula en base a la relación de picos de corrientes de los inductores L_1 y L_2 , expresión (5).

$$i_{L2pk} = \left(\frac{N_1}{N_1 + N_2} \right) i_{L1pk} = N i_{L1pk} \quad (5)$$

La resistencia crítica de la carga R_c es función del ciclo de trabajo d y se obtiene con (6).

$$R_c(d) = \frac{2L f_s}{N(1-d)^2} \quad (6)$$

El valor de k se determina con la expresión (7).

$$k = \frac{2LN}{RT_s} \quad (7)$$

El valor de k presenta las siguientes condiciones: existe un valor máximo de inductancia que permite la operación en MCD, llamado inductancia crítica, ver Fig. 12.

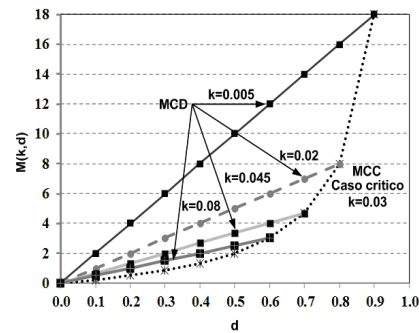


Figura 12 Comportamiento de la ganancia del convertidor RE con ID: MCD, CC y MCC

Es decir, cualquier valor menor que la inductancia crítica (L_c) condiciona que el convertidor opere en MCC. El valor de k_c se determina por medio de $k_c = N(1-d)^2$ y las expresiones (8) y (9).

$$k > k_c \text{ para MCC} \quad (8)$$

$$k > k_c \text{ para MCD} \quad (9)$$

El valor de la inductancia total del convertidor, se encuentra con la expresión (10).

$$L \leq \frac{RN(1-d)^2}{2f_s} \quad (10)$$

Finalmente el valor del capacitor C se determina con la expresión (11).

$$C = \frac{1}{2\Delta V_o} \left[\left(dT_s - \frac{NLM}{R} \right) \left(\frac{V_i dT_s}{NL} - \frac{V_o}{R} \right) + \left(\frac{dT_s}{M} - \frac{L}{R} \right) \left(\frac{V_i dT_s}{L} - \frac{V_i}{R} \right) \right] \quad (11)$$

Sistema de control

El sistema de control utilizado se basa en una señal SPWM para minimizar la THD y la obtención de la señal sinusoidal deseada a la salida. El control del MIC con SPWM requiere de dos señales: una señal de referencia (sinusoidal) para obtener la forma de onda a la salida y una señal portadora (triangular), la cual determina frecuencia de conmutación. La señal portadora presenta un valor pico V_T y la señal sinusoidal presenta un valor pico V_s . esta relación es conocida como el índice de modulación (m_a) y se define con (12).

$$m_a = \frac{V_s}{V_T} \quad (12)$$

Utilizando la expresión (12) es posible obtener la magnitud de la componente fundamental del voltaje de salida del MIC a través de (13).

$$V_{0RMS} = \frac{m_a * V_i * \sin(\omega t)}{\sqrt{2}} \quad (13)$$

Para el diseño del prototipo se requiere obtener un voltaje de salida de $127V_{RMS}$ a partir de un voltaje de entrada de $200V_{CD}$, por lo que utilizando (12) y (13) se obtiene un $m_a=0.89$. La utilización del control SPWM condiciona que el contenido armónico del voltaje de salida se presenta en altas frecuencias, lo que es deseable para el diseño del filtro LC. Para el cálculo de la frecuencia de corte del filtro se utiliza la expresión (14).

$$f_{cuff} = \frac{1}{2\pi\sqrt{LC_o}} \quad (14)$$

Para mejorar la señal sinusoidal generada en el Módulo de CA, la impedancia de salida debe ser baja; esta se calcula con (15):

$$Z_o = \sqrt{\frac{L_f}{C_o}} \quad (15)$$

De acuerdo a las evidencias experimentales, se sugiere que la frecuencia de corte se encuentre en un rango de $0.80 f_s \leq f_{cuff} \leq 1.20 f_s$, lo anterior permite obtener una forma de onda sin distorsión significativa a la salida del MIC.

Análisis del MIC

El MIC a implementar consiste de dos convertidores CD-CD de la familia Reductor-Elevador con Inductor e Interruptor en Derivación (REIID) sin aislamiento y con salida flotada. En la tabla 3 se muestra la secuencia de conmutación de los dispositivos de potencia para ambos semiciclos, en la Fig. 13 se muestra el semiciclo positivo y en la Fig. 14 se muestra el semiciclo negativo.

Tabla 3 Secuencia de conmutación del REIID

Semiciclo		Positivo		Negativo	
		Modo	Modo	Modo	Modo
Control	Dispositivo	1p	2p	1n	2n
SPWM-1	P1-HF	On	Off	Off	Off
SW-1	P2-LF	Off	On	Off	Off
	D-p	Off	On	Off	Off
SPWM-2	N1-HF	Off	Off	On	Off
SW-2	N2-LF	Off	Off	Off	On
	D-n	Off	Off	Off	On

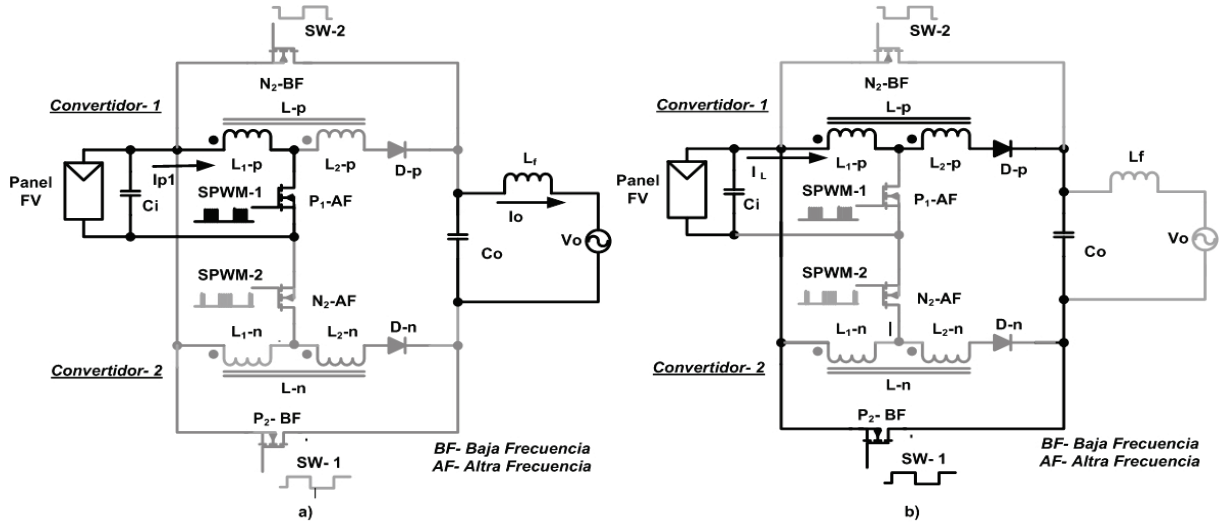


Figura 13 Modos de operación para el semiciclo positivo del REIID: a) alta frecuencia, b) baja frecuencia.

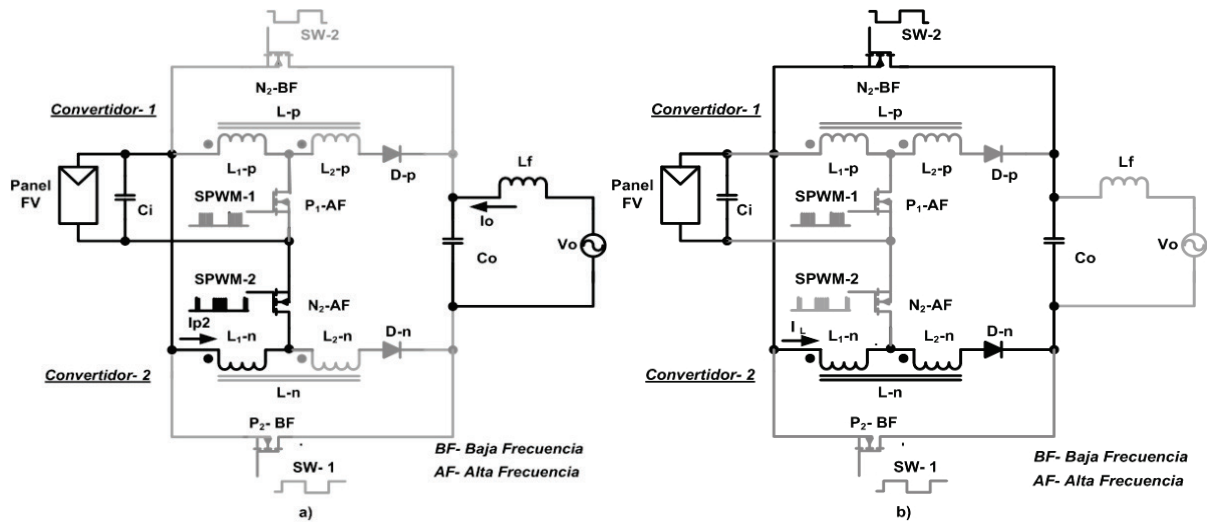


Figura 14 Modos de operación para el semiciclo negativo del REIID: a) alta frecuencia, b) baja frecuencia.

Las especificaciones de diseño del MIC se observan en las tablas 4 y 5.

Tabla 4 Especificaciones de diseño del MIC

Símbolo	Descripción	Valor
V_i	Voltaje de entrada	14 V _{CD}
V_o	Voltaje de salida	200 V _{CD}
P_m	Potencia máxima	80 W
ΔV_o	Variación del voltaje de salida	10 V
ΔI_L	Variación de la corriente del inductor	10 %
f_s	Frecuencia de conmutación	20 kHz

Tabla 5 Valores finales del MIC

Símbolo	Descripción	Valor
G	Ganancia de voltaje	14,285
N	Relación de inductancias en derivación	0,5
d	Ciclo de trabajo	0,877
L	Inductancia total	94,55 μ H
I_{L1pk}	Corriente pico del inductor	12,98 A
$R_c(d)$	Resistencia crítica	500 Ω
$k_c(d)$	Factor crítico	0,00756
Co	Capacitor de salida	27,67 μ F

Resultados Experimentales

Los componentes finales utilizados en la implementación del prototipo son: MOSFET IRFP-460, diodo rectificador ultra rápido MUR460, ferrita RM-14 con material magnético 3C85. En las figuras 15 y 16 se observan las formas de onda de corriente y voltaje del MOSFET y diodo, obtenidas con datos de simulación y datos experimentales. Para $V_i=14V_{CD}$, de acuerdo a (3), se obtiene un valor teórico de $I_{Lpk}=12,98A$, el valor de simulación

es de 12A y el valor experimental obtenido es de 14A. Como se puede observar en la comparación, teórica, de simulación y experimental, se logró una adecuada aproximación.

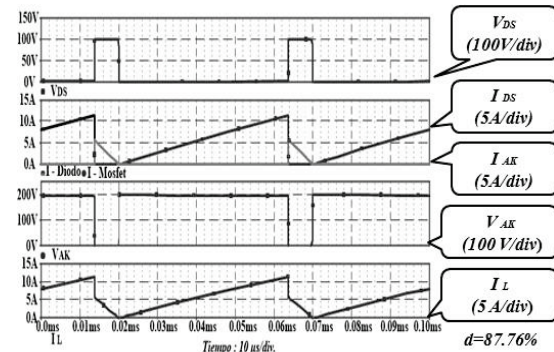


Figura 15 Resultados de simulación del prototipo CD-CD

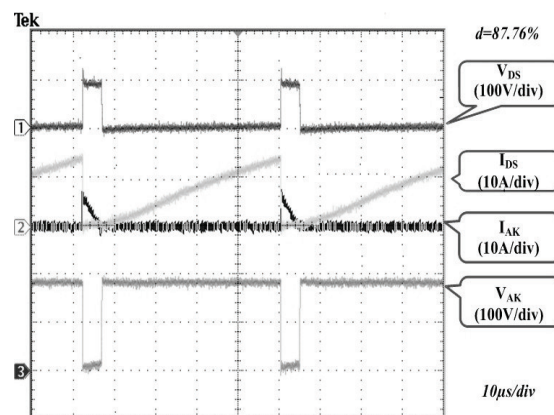


Figura 16 Resultados experimentales del prototipo CD-CD

En la Fig. 17 se observa el comportamiento de I_L para los tres modos de conducción: MCD, CC y MCC. El cambio de modo incrementa el flujo de corriente en los dispositivos de potencia. Lo que permite aumentar el voltaje y la corriente de salida en el MIC.

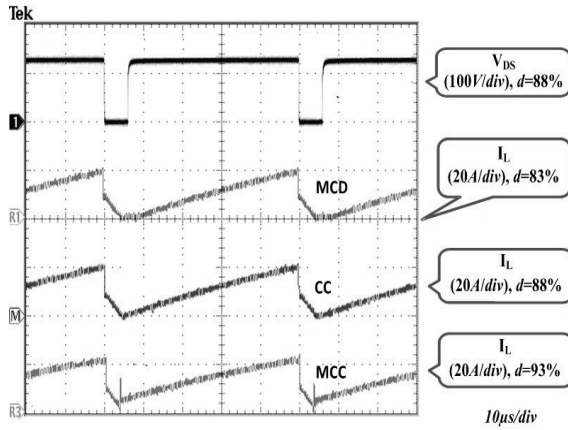


Figura 17 Formas de ondas de tres diferentes comportamientos de I_L : MCD, CC y MCC

La máxima eficiencia encontrada es de 92%, la cual corresponde a un voltaje de entrada $V_i=17V_{CD}$, ver Fig. 18.

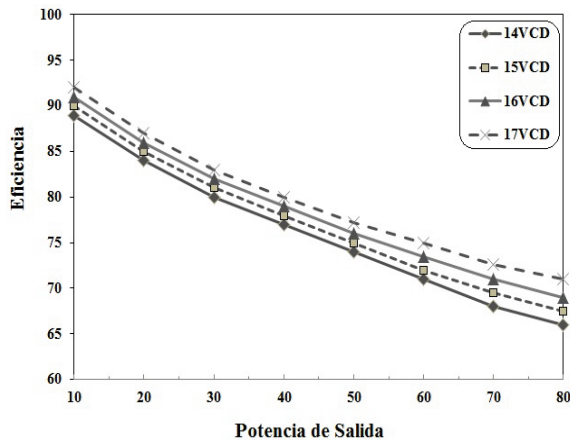


Figura 18 Desempeño de la eficiencia contra potencia de salida

Si se comparan las formas de onda de salida obtenidas en la simulación (Fig. 19) contra los datos experimentales (Fig. 20), se puede observar una gran similitud. En ambos casos el MIC trabaja con control SPWM.

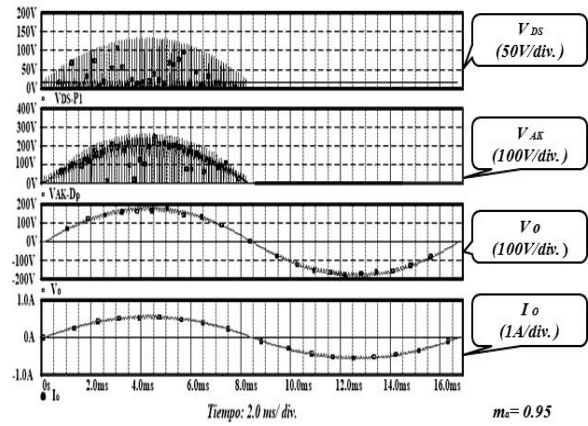


Figura 19 Resultados de simulación del REIID en voltaje y corriente para: $P_o=50\text{ W}$ y $V_i=17V_{CD}$

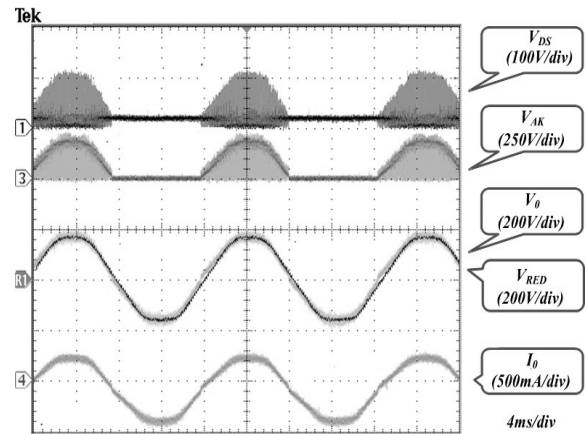


Figura 20 Resultados experimentales del REIID en voltaje y corriente de salida: $P_o=50\text{ W}$ y $V_i=17V_{CD}$

En la Fig. 21 se muestra el análisis de la distorsión armónica en la señal suministrada a la red eléctrica. La THD es menor al 5%, para los casos $V_i=14V_{CD}$ y $V_i=17V_{CD}$, lo que valida al prototipo en la norma IEEE 929,2000 [23].

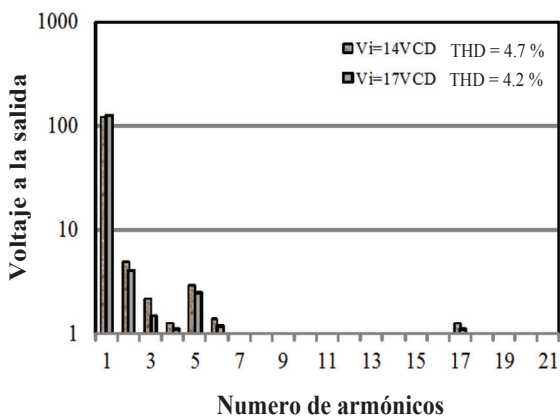


Figura 21 THD del REID en V_o para una $P_o = 50$ W

Finalmente, en las figuras 22, 23 y 24 se muestran imágenes del Panel FV, del banco de pruebas y del prototipo final.

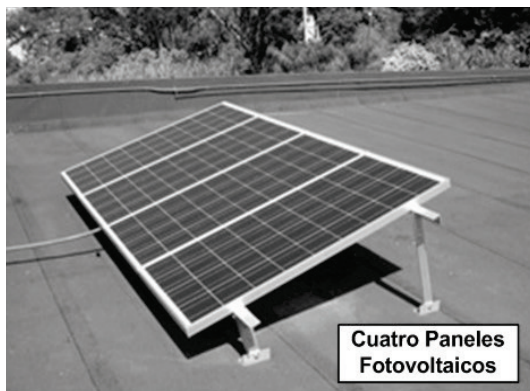


Figura 22 Vista de paneles FV

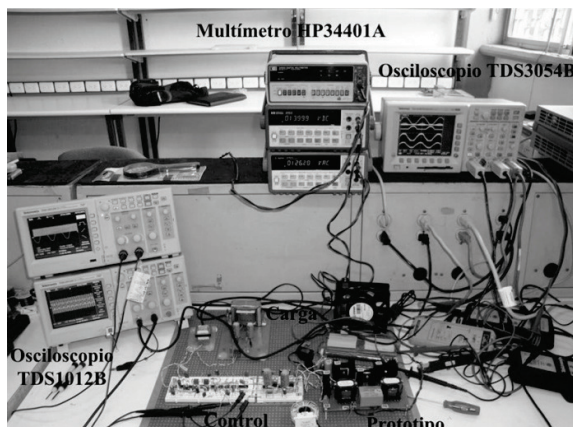


Figura 23 Banco de pruebas para análisis y validación del prototipo

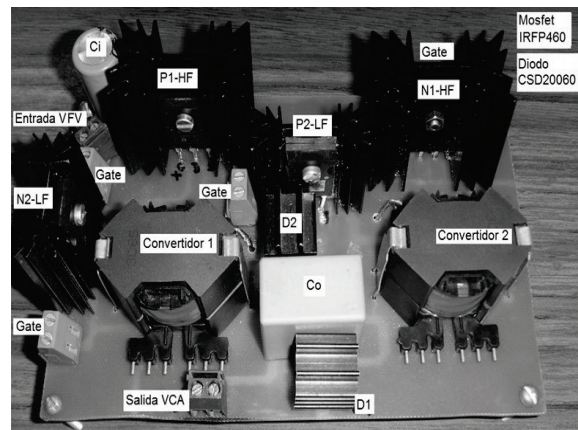


Figura 24 Prototipo experimental MIC

Conclusiones

Se presentó una metodología de diseño para mejora de un convertidor de módulo integrado con aplicación en paneles fotovoltaicos bajo el concepto de Módulo de CA, la cual fue validada a través de un prototipo experimental. Esta propuesta se logró a través del análisis de diferentes esquemas convertidores con aplicación en sistemas fotovoltaicos, lo que permitió desarrollar las nuevas ecuaciones de diseño para las variantes del convertidor reductor-elevador con inductor e interruptor en derivación, el cual trabaja tanto en modo de conducción continua como en modo de conducción discontinua.

Se comprobó que la incorporación del inductor en derivación como propuesta de mejora minimiza las pérdidas por conducción. Además, de obtener un aumento significativo en la eficiencia y disminución de la distorsión armónica total, lo que garantiza el cumplimiento de la norma IEEE 929,2000 bajo condiciones de trabajo del módulo FV ($14 V_{CD}$ a $17V_{CD}$).

Finalmente el prototipo experimental obtenido es simple y de poco peso por lo que puede ser implementado en una pequeña red o micro-red de manera fácil y eficiente.

Acrónimos

ESD, Entrada - Salida en la Derivación
 DD, Diodo en la Derivación
 FV, Fotovoltaico
 IA, Convertidor con Inductor Acoplado
 IAM, Convertidor con Inductor Acoplado y Multiplicador
 ID, Convertidor con Inductor en Derivación
 ID, Interruptor en la Derivación
 i_L , Corriente promedio en Inductor
 I_L , Corriente instantánea en Inductor
 L_C , Inductancia crítica
 MC, Modo crítico
 MCC, Modo de Conducción Continúa
 MCD, Modo de Conducción Discontinua
 MIC, Convertidor de Módulo Integrado
 MPP, Punto de Máxima Potencia
 REIID, Reductor Elevador con Inductor e Interruptor en Derivación
 R_C , Carga crítica
 SPWM, Modulación Senoidal de Ancho de Pulso
 THD, Distorsión Armónica Total

Referencias

1. B. Bose. "Global warming: Energy, environmental pollution, and the impact of power electronics". *IEEE Ind. Electron. Mag.* Vol. 4. 2010. pp. 6-17.
2. H. Oldenkamp, I. Jong. *AC modules: past, present and future*. Workshop installing the solar solution. Hatfield, UK. 1998. pp. 1-6.
3. B. Verhoeven. *Utility Aspects of Grid Connected Photovoltaic Power Systems*. Report IEA-PVPS T5-01, KEMA. Arnhem, Netherlands. 1998. pp. 4-19.
4. F. Blaabjerg, F. Iov, R. Teodorescu. *Power Electronics in Renewable Energy Systems*. Proceedings of the 12th International Power Electronics and Motion Control Conference. Portorož, Slovenia. 2006. pp. 1-17.
5. M. Byung, L. Long, K. Jong, K. Tae, Y. Dong, R. Kang, K. Jeong, S. Eui. "A Novel Grid-Connected PV PCS with New High Efficiency Converter". *Journal of Power Electronics*. Vol. 8. 2008. pp. 309-316.
6. C. Woo, C. Jae. "High-Efficiency Power Conditioning System for Grid-Connected Photovoltaic Modules". *Journal of Power Electronics*. Vol. 11. 2011. pp. 561-567.
7. CONERGY. *Photovoltaic module C125PI Technical Data No. C125PI-TD-MEX-0602*. Available on: http://www.solarshop-europe.net/solar-components/solarmodules/conergy_c-125-pi_m_131.html. Accessed: November 16, 2014.
8. S. Kjaer, J. Pedersen, F. Blaabjerg. "Power inverter topologies for photovoltaic modules-a review". Proceedings of the 37th IAS Annual Meeting, Conference Record of the Industry Applications. Pittsburgh, USA. 2002. pp. 782-788.
9. R. Caceres, I. Barbi. "A boost DC-AC converter: analysis, design, and experimentation". *IEEE Transactions on Power Electronics*. Vol. 14. 1999. pp. 134-141.
10. H. Kusakawa, H. Nagayoshi, K. Kamisako, K. Kurahaura. "Further improvement of a transformerless voltage-boosting inverter for ac modules". *Solar Energy Material and Solar Cells*. Vol. 67. 2001. pp. 379-387.
11. S. Jain, V. Agarwal. "A Single-Stage Grid Connected Inverter Topology for Solar PV Systems with Maximum Power Point Tracking". *IEEE Transactions on Power Electronics*. Vol. 22. 2007. pp. 1928-1940.
12. T. Esum, P. Chapman. "Comparison of Photovoltaic Array Maximum Power Point Tracking Techniques". *IEEE Transaction on Energy Conversion*. Vol. 22. 2007. pp. 439-449.
13. E. Mineiro, S. Daher, F. Antunes, C. Cruz. *Photovoltaic System for Supply Public illumination in Electrical Energy Demand Peak*. Proceedings of the 19th Annual IEEE Applied Power Electronics Conference and Exposition. Texas, USA. 2004. pp. 1501-1506.
14. T. Liang, K. Tseng. "Analysis of integrated boost-flyback step-up converter". *IEE Proceedings Electric Power Applications*. Vol. 152. 2005. pp. 217-225.
15. S. Malo, R. Grino. *Output Voltage Regulation of a High-Efficiency High Step-Up DC-DC Power Converter*. Proceedings of the IEEE International Symposium Industrial Electronics (ISIE). Vigo, Spain. 2007. pp. 854-859.

16. B. Ju, R. Myung, K. Tae, Y. Dong, K. Jong. *High boost converter using voltage multiplier*. Proceedings of the 31st Annual Conference on Industrial Electronics Society (IECON). Raleigh, USA. 2005. pp. 567-572.
17. K. Cheng. *Tapped inductor for switched-mode power converters*. Proceedings of the 2nd International Conference on Power Electronics Systems and Applications (ICPESA '06). Hong Kong, China. 2006. pp. 14-20.
18. D. Grant, Y. Darroman, J. Suter. "Synthesis of Tapped-Inductor Switched-Mode Converters". *IEEE Transactions on Power Electronics*. Vol. 22. 2007. pp. 1964-1969.
19. J. Fohringer, F. Himmelstoss. *Analysis of a boost converter with tapped inductor and reduced voltage stress across the buffer capacitor*. Proceedings of the IEEE International Conference Industrial Technology (ICIT). Mumbai, India. 2006. pp. 126-131.
20. S. Araujo, P. Zacharias, B. Sahan. *Novel Grid-Connected Non-Isolated Converters for Photovoltaic Systems with Grounded Generator*. Proceedings of the 39th IEEE Annual Power Electronics Specialists Conference (PESC). Rhodes, Greece. 2008. pp. 58-65.
21. B. Yang, W. Li, Y. Zhao, X. He. "Design and Analysis of a Grid-Connected Photovoltaic Power System". *IEEE Transactions on Power Electronic*. Vol. 25. 2010. pp. 992-1000.
22. L. Lin, Y. Hong. *Advance DC/DC converters-power electronic and applications series*. 1st ed. Ed. CRC Press. Boca Raton, USA. 2003. pp. 59-60
23. IEEE. *Recommended practice for utility interface of photovoltaic systems*. Available on: <http://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=6743> Accessed: November 16, 2014.