

# Implementación de un inversor trifásico multinivel con fijación por diodos\*

Luz Adriana Trejos Grisales\*\*, Alfonso Alzate Gómez\*\*\*

## Resumen

**Introducción.** Desde sus inicios el inversor multinivel se caracterizó por ser una opción competitiva en el rango de media tensión para aplicaciones como accionamiento de motores, calidad de la energía y conexión de fuentes renovables. **Objetivo.** Presentar el desarrollo del diseño y la implementación de un inversor trifásico multinivel apoyándose en la simulación para comparar su desempeño frente al inversor convencional de dos niveles, en términos del contenido armónico de las señales de tensión y corriente, y del estrés eléctrico soportado por los interruptores de potencia. **Materiales y métodos.** A partir de los resultados de la simulación, realizada en Simulink de Matlab®, se establecen algunos criterios de diseño para el montaje del inversor en el cual se utilizan interruptores de potencia, diodos de potencia, circuitos de disparo (drivers), fuentes de alimentación y un procesador digital de señal. La estrategia de modulación es una extensión de la estrategia utilizada en inversores convencionales de dos niveles la cual ha sido ampliamente estudiada y aplicada según la literatura consultada. **Resultados.** El prototipo presentó en la práctica un comportamiento equivalente al obtenido mediante simulación en cuanto a forma de onda y valores de las tensiones de fase y línea. Se obtuvieron valores del contenido armónico de la tensión y la corriente en la carga, mejores en comparación con el inversor de dos niveles. De igual forma se obtuvo una reducción del nivel del estrés eléctrico soportado por los interruptores. **Conclusiones.** El inversor implementado permitió confirmar por qué la tecnología multinivel mejora la calidad de las características eléctricas en la carga, demostrando así su competitividad y posibilidad de aplicación.

**Palabras clave:** inversor, multinivel, modulación, contenido armónico, PWM.

## Implementation of a three-phase multilevel inverter with diode clamped

### Abstract

**Introduction.** Since its origin multilevel inverter has been characterized as a competitive option in the range of medium voltage for applications such as motor drive, power quality and compensation and connection of renewable sources to the grid. **Objective:** To present the development of the design and implementation of a multilevel three-phase inverter relying on simulation to compare its performance with a conventional two-level inverter in terms of harmonic content of voltage and current signals and the electric stress of power switches. **Materials and Methods:** From the simulation results, using Simulink of Matlab®, some criteria design are established for the implementation of the inverter in which power switches, power diodes, trigger circuits (drivers), power supplies and a digital signal processor are used. The modulation strategy is an extension of the strategy used in conventional two-level inverters which has been widely studied and applied according to the referenced literature. **Results:** The prototype presented in practice an equivalent behavior to the obtained by simulation in terms of waveform and values of phase and line voltages. The obtained harmonic content of load voltage and current was better compared to the two-level inverter. Likewise, it has been obtained a reduction in the level of electric stress endured by the power switches. **Conclusions:** The implemented inverter allowed confirming why the multilevel technology improves the systems performance proving its competitiveness and applicability.

**Keywords:** inverter, multilevel, modulation, harmonic content, PWM.

\* Artículo derivado del trabajo de maestría "Diseño e implementación de un inversor trifásico multinivel con fijación por diodos", realizada a partir del proyecto de investigación "Diseño e implementación de un prototipo de un D-Statcom" financiado por Colciencias y la Universidad Tecnológica de Pereira entre 2010 y 2011.

\*\* MSc. Docente Investigadora, Grupo de Investigación en Materiales Avanzados y Energía del Instituto Tecnológico Metropolitano - Medellín

\*\*\* MSc. Director del Grupo de Investigación en Electrónica de Potencia. Profesor Titular Universidad Tecnológica de Pereira - Pereira

## Implementação de um Inversor Trifásico Multinível com diodo de montagem

### Resumo

**Introdução.** Desde os inícios o inversor multinível tem se caracterizado no rango de meia tensão para aplicações como o arranque de motores, qualidade da energia e conexões na rede de fontes renováveis. **Objetivo:** Apresentar o desenvolvimento do desenho e a implementação de um inversor trifásico multinível o qual foi desenvolvido com o apoio da simulação para comparar o desempenho com o inversor convencional de dois níveis em termos do conteúdo harmônicos do sinal de tensão e corrente e do estresse elétrico suportado pelos interruptores de potencia. **Materiais y métodos:** Com os resultados da simulação feita no Simulink do Matlab®, estabelecessem alguns critérios de desenho para a montagem do inverso no qual se utilizam interruptores de potencia, diodos de potencia, circuitos de dis-

paro (drivers), fontes de alimentação e um processador digital de sinal. A estratégia de modulação é uma extensão da estratégia utilizada em inversores convencionais de dois níveis a qual tem sido amplamente estudada conforme a literatura consultada.

**Resultados:** O protótipo apresentou na pratica um comportamento equivalente ao obtido mediante a simulação conforme a forma da onda e os valores das tensões de fase e da línea. Obtiveram-se valores do conteúdo harmônico da tensão e da corrente na carga, melhores em comparação com o inversor de dois níveis. Igualmente obtive-se uma redução dos níveis de estresse elétrico suportado pelos interruptores. **conclusões:** O inversor implementado permitiu confirmar porque a tecnologia multinível melhora a qualidade das características elétricas na carga, demonstrando assim a sua competitividade e possibilidade de aplicação.

**Palavras importantes:** inversor, multinível, modulação, conteúdo harmônicos, PWM.

---

## Introducción

Las tendencias recientes en aplicaciones industriales y redes eléctricas de media tensión apuntan a la utilización de equipos que disminuyan las pérdidas y mejoren la calidad de la energía; para alcanzar tal objetivo se han planteado diversas alternativas entre las que han sido de gran aplicación aquellas basadas en dispositivos semiconductores y electrónica de potencia. Uno de los equipos que ha despertado interés en la última década es el inversor multinivel. Presentado en 1980 por Nabae, Takahashi y Akagi, el inversor multinivel se ha convertido con el tiempo en una opción competitiva para la conversión de energía en el rango de media y alta potencia<sup>1</sup>. El desarrollo de la tecnología multinivel se ha visto impulsada debido a dos factores principales: el progreso de la tecnología de materiales semiconductores y la evolución de sistemas de cómputo y de procesadores digitales de señal como microprocesadores, procesadores de señales digitales (Digital Signal Processors –DSP–) y arreglos de compuertas programables (Field Programmable Gate Array –FPGA–)<sup>2</sup>. Un inversor es un dispositivo basado en semiconductores o interruptores de potencia (IGBT, MOSFET) que se alimenta con una tensión de característica continua, y su respuesta es una tensión de característica alterna.

Los inversores convencionales de dos niveles (figura 1) son una alternativa vigente, sin embargo, presentan desventajas en cuanto a la eficiencia y a los niveles de contenido armónico en las señales de tensión y corriente: ello implica el uso de filtros activos para la corrección de este último efecto, lo que incrementa los costos del montaje<sup>3</sup>. La forma más general de entender el funcionamiento de un inversor multinivel es considerarlo como un sintetizador de tensión; la tensión alterna de salida de valor elevado se sintetiza a partir de diferentes niveles de tensión continua que se encuentran disponibles en la entrada y se modifican a través de las ramas de conmutación de valor más pequeño<sup>1</sup>. Básicamente existen tres tipologías de inversor multinivel que han sido ampliamente estudiados: inversor con fijación por diodos o fijación de punto neutro, inversor con capacitores flotantes e inversor con conexión en cascada de puentes monofásicos<sup>6</sup>. El objeto de investigación de este artículo es el inversor con fijación por diodos; sin embargo, se resaltan algunas características de las otras dos tipologías mencionadas anteriormente, y en la tabla 1 se presenta una comparación entre dichas topologías. En cuanto a la conmutación, existe un amplio rango de posibilidades entre las que se encuentran la modulación por ancho de pulso (Pulse Wide Modulation –PWM–)

y la modulación por vector de espacio (Space Vector Modulation –SVM–), la modulación por

histéresis, eliminación selectiva de armónicos, entre otras<sup>4</sup>.

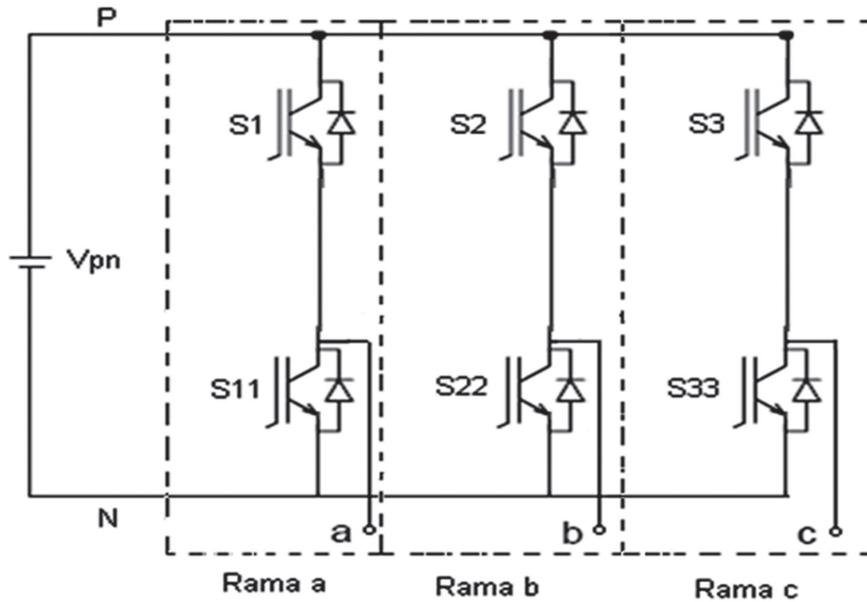


Figura 1. Inversor convencional de 2 niveles

De la mano de la estrategia de conmutación se encuentra la técnica de control que complementa la acción del inversor en un sistema, especialmente si este requiere de niveles de precisión altos; sin embargo, para efectos de comprobación de diseño, pruebas preliminares para establecer niveles de funcionamiento y evaluación de la estrategia de modulación, es aceptable su funcionamiento en lazo abierto<sup>5</sup>, como se realizó en este trabajo.

**Inversor con capacitores flotantes (Flying Capacitor)**

En este inversor se bloquea la tensión de cada interruptor a través de capacidades (figura 2). Una de las ventajas más significativa de este inversor es que no se utilizan diodos de potencia lo cual reduce la problemática asociadas a estos dispositivos; sin embargo, el número de condensadores utilizados es alto, y se deben tomar del mismo valor, debido a que por ellos circula la misma corriente y, de esta forma, se pueden obtener valores similares en la tensión de rizado; además, existe el peligro de obtener efectos de resonancia debido a la cantidad de condensadores<sup>1</sup>.

**Convertidor con conexión en cascada de puentes monofásicos**

Esta topología se basa en la conexión de inversores monofásicos con fuentes de continua independientes. La figura 3 muestra un convertidor en cascada de tres niveles.

Los inversores multinivel en cascada se caracterizan por ser prácticos, ya que su forma de construcción modular reduce la complejidad del montaje y, además, requieren menor número de componentes que otras topologías para alcanzar el mismo número de niveles; sin embargo, requieren fuentes independientes para cada puente para lo que se puede utilizar un transformador con múltiples secundarios (taps), o varios transformadores; esto puede incrementar los costos del montaje<sup>1, 3</sup>.

**Inversor con fijación por diodos**

También es conocido como *Neutral Point Clamped Converter* (NPC) (figura 4); este inversor se puede considerar como el origen del inversor multinivel reciente, y aún es objeto de

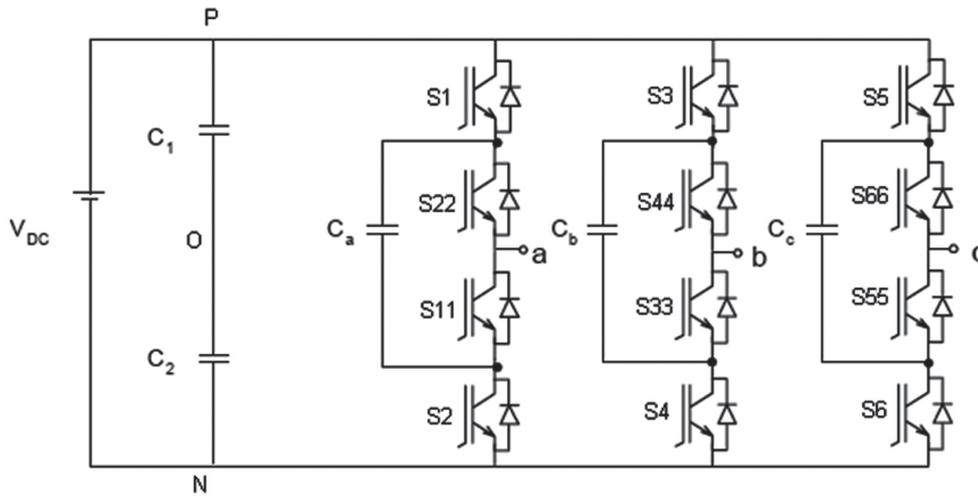


Figura 2. Inversor con capacidades flotantes de 3 niveles

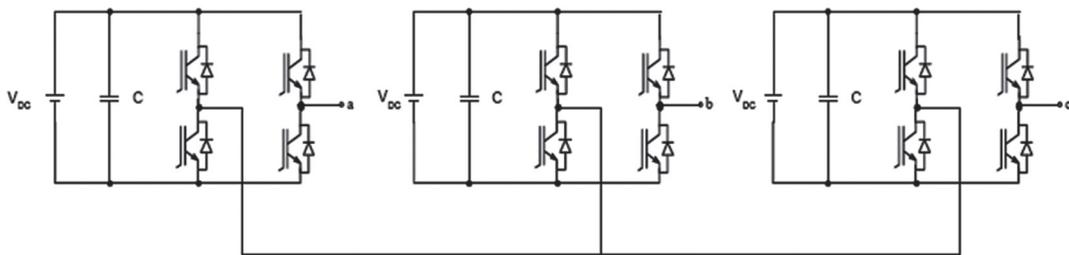


Figura 3. Inversor en cascada de 3 niveles

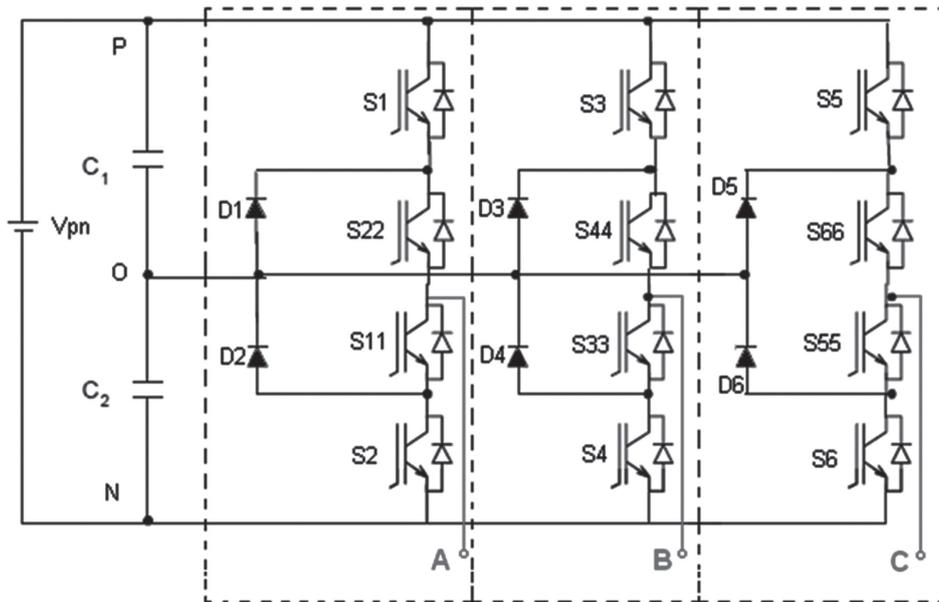
Tabla 1. Comparación entre las diferentes topologías de inversor multinivel

Concepto	Topología		
	Fijación por diodos	Capacidades flotantes	Conexión en cascada
Interruptores con diodos en antiparalelo	$6(n-1)$	$6(n-1)$	$6(n-1)$
Diodos independientes con posibles tensiones de bloque diferentes	$6(n-2)$	0	0
Número real de diodos independientes	$3(n-1)(n-2)$	0	0
Capacitancias con posibles diferentes tensiones	$n-1$	$3n-5$	$(3n/2)-1.5$ (n impar) $(3n/2)-2$ (n par)
Número real de capacitancias	$n-1$	$(n-1)+((n-1)*(n-2))/2$	$3n/2-1.5$ (n impar) $(3n/2)-2$ (n par)
Tensión de bloqueo en los interruptores	$V_{pn}/(n-1)$	$V_{pn}/(n-1)$	$V_{cc}$ (tensión de entrada en una etapa)
Número de niveles de tensión compuesta en la salida	$2n-1$	$2n-1$	$2n-1$
Número de niveles de tensión simple en la salida	$4n-3$	$4n-3$	$4n-3$

estudio, lo que consolida esta topología como una de las más aplicadas en la actualidad, por tal motivo se ha elegido para este trabajo en su versión de tres niveles. En esta clase de inversor, la tensión del bus de continua está dividido por dos condensadores donde el punto medio "O" se define como el punto neutro. La tensión de salida en cada una de las fases puede tomar tres niveles,  $V_{pn}/2$ , 0 y  $-V_{pn}/2$ . Los diodos conectados al punto medio son los elementos que fijan las tensiones de bloqueo de los interruptores a una fracción de la tensión del bus de continua; por lo tanto, son el elemento clave de esta topología<sup>7</sup>. Esta topología pue-

de extenderse a más niveles pero se aumenta considerablemente el número de dispositivos interruptores utilizados. Las principales ventajas de esta clase de inversor son:

- La tensión a la que está sometido cada interruptor es igual a  $V_{pn}/(n-1)$ , donde n es la cantidad de niveles del inversor, evitando así someter los interruptores a altas tensiones y deteriorando su funcionamiento.
- Utiliza pocos condensadores en comparación a otras topologías existentes.
- Cambio de estado accionando solo un interruptor.



**Figura 4. Inversor multinivel con fijación por diodos de 3 niveles**

Sin embargo, con esta topología se pueden presentar los siguientes inconvenientes:

- Se requiere que los diodos sean de recuperación rápida y que soporten la corriente nominal del inversor.
- Es importante que las tensiones en los condensadores se mantengan equilibradas durante la operación del inversor; de otro modo se pueden obtener tensiones de salidas desequilibradas. A medida que se aumentan los niveles, aumenta en forma

considerable la cantidad de elementos necesarios para el montaje del inversor.

### ***Estrategias de conmutación para inversores multinivel***

La estrategia de conmutación es la encargada de generar los pulsos de disparo de los interruptores de potencia; también a través de ella se puede minimizar el contenido armónico de las tensiones y corrientes de salida del inversor, y dependiendo de la topología, se debe encargar de mantener el equilibrio de los conden-

sadores en el bus de continua. Las técnicas de conmutación más utilizadas para inversores multinivel son: modulación por ancho de pulso (*Pulse Width Modulation* –PWM–) multiportadora, modulación por vector de espacios, eliminación selectiva de armónicos y modulación híbrida<sup>6</sup>.

### **Modulación PWM**

Las técnicas PWM tradicionales han sido extendidas a inversores multinivel, con resultados exitosos. Este método compara una señal de referencia o moduladora con una señal de tipo triangular o diente de sierra llamada portadora, la cual debe ser de alta frecuencia con el fin de generar las señales de encendido y apagado para los interruptores del inversor<sup>8</sup>.<sup>9</sup> Para un inversor de  $n$  niveles, se debe disponer de  $n-1$  señales portadoras con la misma frecuencia y la misma amplitud, para que las bandas que ocupen sean contiguas<sup>10</sup>. El número de conmutaciones por ciclo de modulación en cada nivel del inversor depende de la frecuencia de la señal portadora y del tiempo de duración de la señal de referencia en dicho nivel<sup>1</sup>. En general la estrategia de conmutación PWM se caracteriza por:

- a. Simplicidad.
- b. Contenido armónico reducido.
- c. Algunos niveles del inversor no se emplean cuando el índice de modulación es bajo.
- d. Ofrece buenos resultados en operación con sobre modulación.

En este trabajo se utilizó esta técnica apoyándose en su amplio uso en diversos trabajos y buenos resultados.

### **Materiales y métodos**

Se realizó un análisis preliminar mediante la simulación del circuito en Simulink de Matlab®. En la figura 5 se muestra el esquemático del circuito utilizado. Mediante los resultados de simulación se pudieron establecer parámetros como los niveles de corriente y tensión eficaz obtenida que se tuvieron en cuenta en la implementación para la selección de los instrumentos de medición. Adicionalmente, los resulta-

dos obtenidos en las simulaciones representan un punto de comparación con los resultados de la validación experimental.

La implementación del inversor trifásico de tres niveles con fijación por diodos en este trabajo consta de los siguientes elementos:

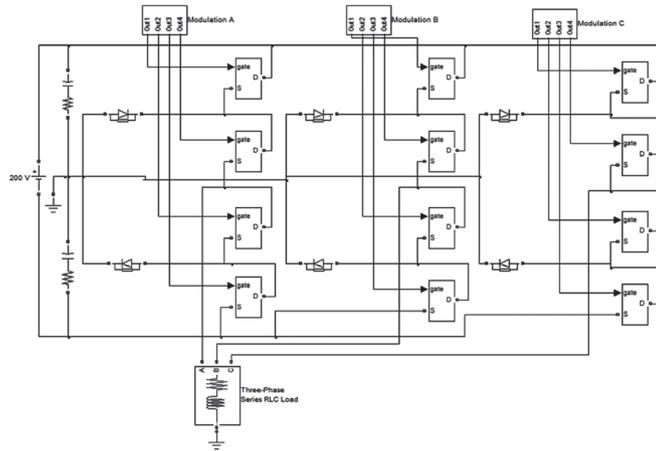
- 3 tarjetas de potencia (una por rama).
- 3 tarjetas de disparo (una por rama).
- 1 tarjeta con los condensadores del bus de continua.
- 1 tarjeta fuente para las tarjetas de disparo.
- 1 Procesador de Señal Digital DSP.
- Accesorios (Disipadores, películas de mica, conectores, cables tipo ribbon, etc)

### **Tarjetas de potencia**

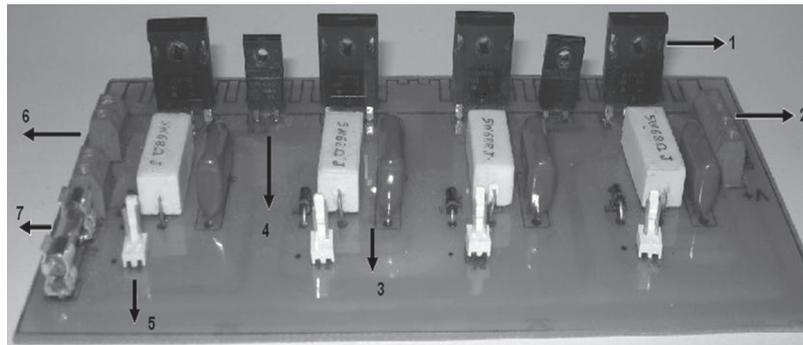
La figura 6 muestra la apariencia física de una de las tarjetas. Los dispositivos de potencia seleccionados son MOSFET de referencia IRFP450, fabricados por Fairchild Semiconductor Corporation, los cuales cuentan con una capacidad de tensión y corriente de 500 V y 14 A, respectivamente; su encapsulado es tipo TO-247<sup>11</sup>. El diodo seleccionado para fijar las tensiones en los MOSFET es de recuperación ultra rápida de referencia FMLG22 con capacidad de 300 V y 10 A, encapsulado TO-220 y un tiempo de recuperación de 40 ns<sup>12</sup>. La red snubber para la protección de los MOSFET se diseñó de acuerdo con los siguientes criterios de<sup>13</sup>; los valores del capacitor y la resistencia utilizados fueron 0.1µF y 68 Ω, respectivamente.

### **Tarjetas de disparo**

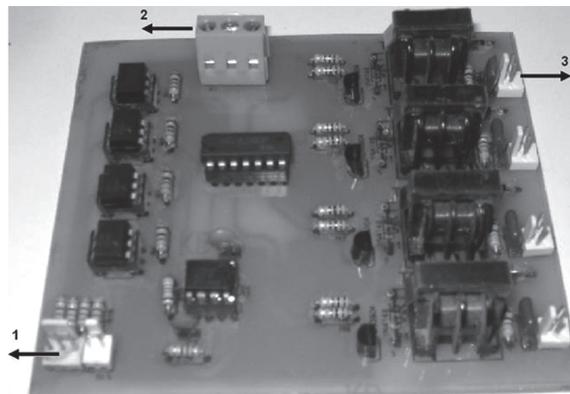
Los pulsos para la conmutación de los MOSFET son generados a través de un Procesador de Señal Digital (Digital Signal Processor –DSP–) que al salir de este llegan a la tarjeta de disparo, también conocida como driver, la cual se encarga de separar la parte de control de la parte de potencia del inversor<sup>7</sup>. La tarjeta diseñada (figura 7) permite garantizar la tensión necesaria del pulso entre la compuerta y el drenador del MOSFET, para que este sea disparado correctamente sin afectar los elementos que están conectadas en serie en la rama. Uno de los elementos importantes en la tarjeta es un transformador de impulsos que se utiliza con el fin de acoplar impedancias.



**Figura 5. Inversor multinivel con fijación por diodos de 3 niveles**



**Figura 6. Tarjeta de potencia. 1: Mosfet IRFP450. 2: Entradas del bus de continua. 3: Red Snubber. 4: Diodo FMLG22. 5: Entrada de los pulsos desde el driver. 6: Salidas de alterna. 7: Fusible de protección de la salida.**



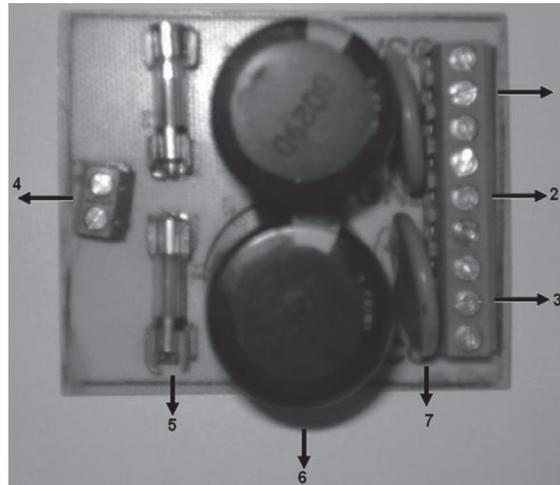
**Figura 7. Tarjeta de disparo. 1: Entrada del DSP. 2: Entrada alimentación. 3: Salida hacia la compuerta del mosfet.**

Normalmente, en esta clase de aplicaciones se suelen utilizar circuitos integrados tipo drivers como el IR2110 que permiten obtener las señales para, al menos, 2 interruptores conectados en la parte alta y baja del bus; debido a que en este caso se tienen 4 interruptores por rama, se realizaron algunos ensayos preliminares con 2 circuitos integrados IR2110 pero se encontraron problemas con los puntos emisores y drenadores flotantes, y las señales perdían su forma. En esta aplicación se optó por una solución que, aunque utiliza más componentes, es competitiva con las soluciones basadas en circuitos integrados tipo drivers. En la etapa inicial la tarjeta de disparo tiene un aislamiento de la señal por optacopladores; posteriormente hay una etapa de separación de señales para

obtener finalmente cada señal con correspondiente tierra, con lo cual se asegura que no habrá dificultades con los puntos flotantes dentro de la rama.

### **Tarjeta con los condensadores del bus de continua**

En esta tarjeta, mostrada en la figura 8, se encuentran la entrada de tensión continua y los dos condensadores en serie que dividen dicho bus. Se conectaron en paralelo con cada condensador un par de varistores con capacidad de 250 V cada uno con el fin de proteger los condensadores. Se utilizaron bornes de tornillo en la salida para facilitar la conexión de las tres ramas a la alimentación de continua al punto positivo, medio y negativo.



**Figura 8. Tarjeta del bus de continua. 1: Salidas polaridad positiva. 2: Punto medio del bus de continua. 3: Salidas polaridad negativa. 4: Entrada bus de continua. 5: Fusible de protección. 6: Condensadores. 7: Varistores.**

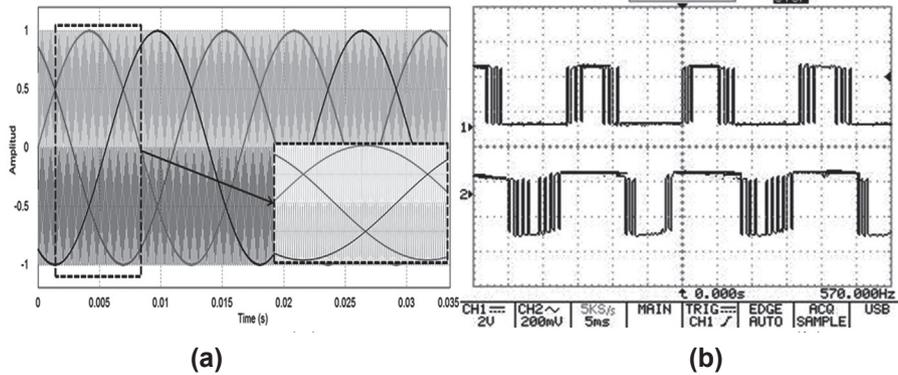
### **Generación de pulsos de disparo**

La generación de los pulsos se hizo a través de un procesador de señal digital (Digital Signal Processor –DSP–) modelo TMS320F2812 de Texas Instruments. Este DSP tiene como plataforma de programación el software Code Composer Studio, en el cual se utiliza C++ como lenguaje de programación. La estrategia de conmutación empleada para generar los pulsos del inversor es la modulación PWM multi portadora. Como se mencionó anteriormente,

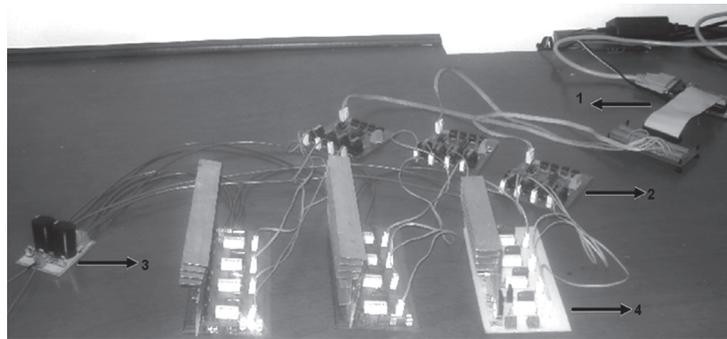
este método utiliza  $n-1$  señales portadoras, donde  $n$  es el número de niveles del inversor; por lo tanto, en este caso se utilizaron 2 señales moduladoras de forma triangular con una frecuencia de 180 kHz, es decir, 3000 veces la frecuencia fundamental<sup>14, 15</sup>; la señal portadora fue la señal fundamental de 60 Hz. La estrategia en sí consiste en la comparación de las amplitudes de la señal portadora en su semiciclo positivo con una señal moduladora superior y la comparación de la señal portadora en su semiciclo negativo con una señal moduladora in-

ferior; luego, los pulsos obtenidos se codifican para obtener los pulsos complementarios y, de esta forma, se utilizan dos señales iguales para dos de los interruptores de la rama. Para obtener las señales de las demás ramas, se utilizan las mismas señales moduladoras, pero se desfasan las portadoras 120° y 240° para la fase B y C, respectivamente. El DSP es conectado

a los drivers a través de un bloque conector conformado por un cable tipo ribbon que se conecta a una bornera de la cual se desprenden cinco puertos que van conectados a la entrada del driver. En las figuras 9(a) y 8(b) se muestran las formas de onda de la estrategia de modulación utilizada y los pulsos generados para una de las fases. En la figura 10 se muestra una imagen del montaje realizado.



**Figura 9. (a) Señales moduladoras y portadoras utilizadas en la modulación. (b). Imagen en osciloscopio de los pulsos generados para los dispositivos S1 y S22 de la primera rama**



**Figura 10. Montaje Inversor Trifásico Multinivel. 1: DSP y bloque conector. 2: Drivers. 3: Bus de continua. 4: Ramas del inversor**

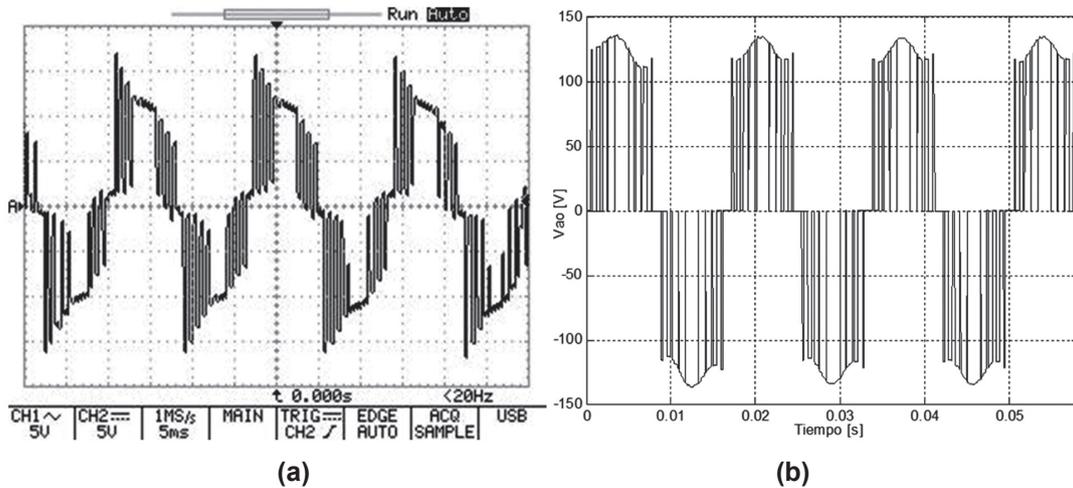
## Resultados

Para la realización de esta prueba se conectó una carga en Y compuesta por una carga resistiva en serie con una inductiva. La carga resistiva utilizada fue de 400 W por fase y la inductiva por fase fue: fase A= 27.87 mH, fase B= 27.36 mH y fase C=29.04 mH. La tensión

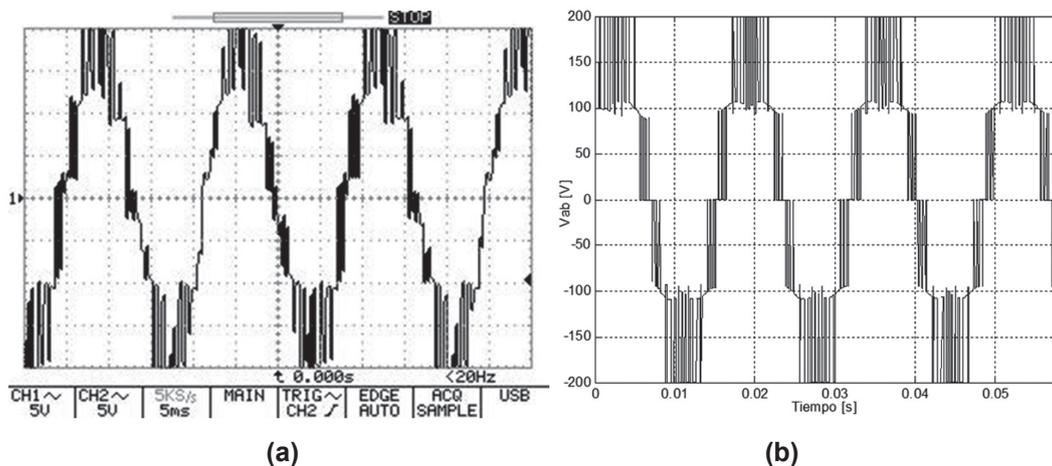
de alimentación fue 200 V, aproximadamente, obtenidos mediante la rectificación de la tensión de salida de un variac. En la figura 11 se muestra la forma de onda de la tensión de fase obtenida a través del osciloscopio y obtenida en la simulación; se puede observar la similitud de las ondas lo que comprueba que el inversor construido cumple en primera instancia con el comportamiento de voltaje esperado.

En las figuras 11 y 12 se muestra la comparación de la forma de onda de tensión de línea obtenida a través del osciloscopio y obtenida en la simulación donde, al igual que en la figura anterior, se nota la similitud de las ondas lo que implica el buen comportamiento de la tensión del inversor construido; esto también indica un buen funcionamiento de la estrategia de conmutación programada en el DSP. Las figuras 13 y 14 muestran los niveles de tensión y corriente obtenidos, con su respectivo porcentaje de contenido armónico (%THD – Total

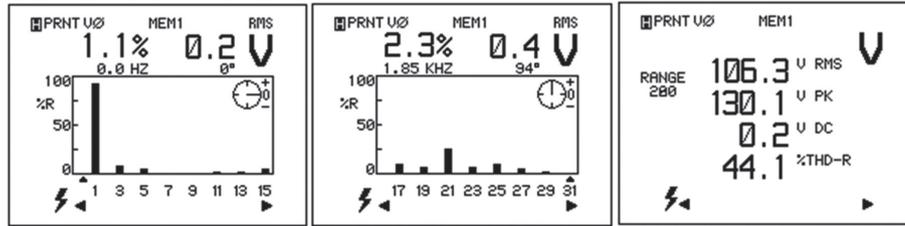
Harmonic Distortion) y su comparación con el del inversor de dos niveles. Los valores de contenido armónico del inversor de dos niveles fueron obtenidos a través de simulación mientras que los valores de contenido armónico del inversor de tres niveles fueron obtenidos con el analizador Fluke® 41B. En las tablas 2 y 3 se hace un consolidado de los resultados del THD obtenido. Es evidente cómo se reduce el contenido armónico al utilizar el inversor NPC propuesto y verificar una de las ventajas mencionadas anteriormente.



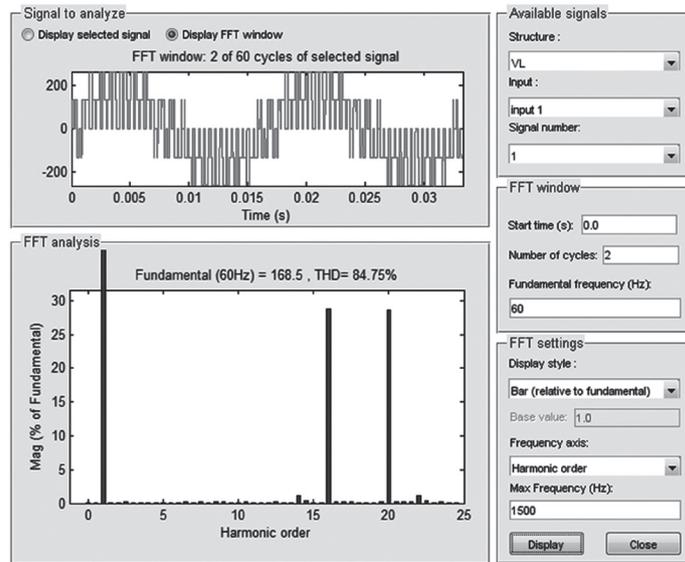
**Figura 11. (a) Tensión de la fase A, 5 V por cada división y sonda atenuada por 10. (b) Tensión de fase en la simulación**



**Figura 12. (a) Tensión de línea Vab, 5 V por cada división y sonda atenuada por 10. (b) Tensión de línea en la simulación**



**Figura 13. Resultado arrojado por el Fluke® 41B de las componentes armónicas de la tensión de la fase A inversor NPC**



**Figura 14. Resultado de la herramienta FFT de Matlab de las componentes armónicas de la tensión de la fase A inversor de 2 niveles**

**Tabla 2. Resultados de las tensiones de fase y comparación del %THD, carga R-L**

Tensión de Fase	$V_{rms}$ [V]	% THD Inversor Implementado	% THD Inversor 2 niveles
$V_{ao}$	106.3	44.1	84.75
$V_{bo}$	99	43.6	84.6
$V_{co}$	92.1	41.7	84.5

**Tabla 3. Resultados de las corrientes de carga y comparación del %THD, carga RL**

Corrientes de Carga	$I_{rms}$ [A]	% THD Inversor Implementado	% THD Inversor 2 niveles
$I_a$	7.8	30.9	43.6
$I_b$	8	31	42.8
$I_c$	7.1	33	45.4

### Tensión de cada interruptor

Con el fin de validar una de las ventajas de esta clase de inversor, mencionada anteriormente, se hicieron mediciones de la tensión que soporta cada interruptor entre drenador y fuente. La prueba se hizo con carga resistiva y carga resistiva-inductiva, y se llegó a la conclusión de que la tensión obtenida en cada interruptor es independiente de la carga conectada, ya que se obtuvieron valores similares. La tensión

del bus de continua, utilizada en la prueba, fue de 120 V. En la tabla 4 se muestra el resultado de las tensiones soportadas por los interruptores de potencia en el inversor implementado y en uno convencional. Los resultados muestran que los dispositivos semiconductores en un inversor de tres niveles son sometidos a menor tensión que en un inversor convencional, avalando la ventaja señalada anteriormente en este documento donde se señala que por este hecho en un inversor de tres niveles se puede trabajar a mayores potencias.

Tabla 4. Tensiones en los interruptores

Interruptor	$V_{rms}$ [V] 3 niveles	$V_{rms}$ [V] 2 niveles
S1	50.2	84.7
S22	30.4	-
S11	30	84.7
S2	50.3	-

### Discusión

Los resultados obtenidos de las pruebas realizadas con el prototipo implementado permiten resaltar dos aspectos principales:

- Analizando los datos de las tablas 1 y 2, se pueden obtener los promedios de la reducción en el %THD de cada medición. El promedio de reducción %THD de la tensión de fase fue de 41.46%, y el promedio de reducción %THD de la corriente de carga fue de 12.35%.
- De la tabla 3 se puede evidenciar que hay una notable reducción del nivel de tensión soportado por los dispositivos, al encontrar una reducción de 40.7% y 64.6%, respectivamente, en los dispositivos S1 y S11.
- Este último hecho implica una duración más prolongada del dispositivo semiconductor y, por consiguiente, una vida útil mayor del inversor.
- La estrategia de modulación aplicada en el inversor mostró un buen comportamiento, dados los resultados de contenido armónico y de formas de onda.

### Conclusiones

El prototipo presentó en la práctica un comportamiento equivalente al obtenido mediante simulación en cuanto a forma de onda y valores de las tensiones de fase y línea. Se evidenció de los resultados de las pruebas la disminución del contenido armónico y del estrés eléctrico de los interruptores, lo que consolida esta técnica de conversión DC/AC como una opción competitiva de gran aplicación. El buen funcionamiento de la estrategia de conmutación utilizada en este proyecto (PWM Multi portadora) permite afirmar la efectividad de la extensión de las técnicas de conmutación convencionales a inversores de más de dos niveles. En cuanto a la tarjeta de disparo, los resultados experimentales validan el diseño de esta, en la cual se utilizaron transformadores de impulso, que son de bajo costo y que ocupan menor espacio, comparados con los convencionales, cualidades que lo hacen funcional para este tipo de aplicaciones. Como trabajo futuro se plantea la realización del lazo de control y la integración con la estrategia de modulación que permitan mejorar aún más la eficiencia y tener la posibilidad de aumentar el número de niveles. Sería interesante también tener en cuenta este tipo de inversor para la implementación de

la interfaz de potencia para la conexión a la red de una fuente de energía renovable y, de esta forma, aumentar las opciones de implementar sistemas de generación distribuida, vehículos eléctricos y demás desarrollos orientados a las nuevas tendencias en redes energéticas como lo son las smart grids.

## Referencias bibliográficas

1. ALEPUZ, Salvador. Control del convertidor CC/CA de tres niveles. Tesis Doctoral. Barcelona: Universidad Politécnica de Catalunya, Departamento de Ingeniería Electrónica, 2004. 360 p.
2. ALZATE, Alfonso y TREJOS, Adriana. Simulación de un inversor trifásico multinivel con fijación por diodos usando Simulink de Matlab® En: Scientia et Technica. Agosto 2010. Vol. 16, No. 45, p. 227-232.
3. PIETZSCH, Mónica. Convertidores CC/CA para la conexión directa a la red de sistemas fotovoltaicos: comparación entre topologías de dos y tres niveles. Tesis de Maestría. Barcelona: Universidad Politécnica de Catalunya, Departamento de Ingeniería Electrónica, 2004. 101 p.
4. BUM- SEOK, Suh; *et al.* Multilevel Power Conversion – An Overview Of Topologies and Modulations Strategies En: Optimization of Electrical and Electronic Equipments. 1998. Vol. 6, No. 2, p. 1-14.
5. BERISTÁIN, José. Inversores bidireccionales con aislamiento en alta frecuencia para aplicaciones de energías renovables. Tesis Doctoral. Barcelona: Universidad Politécnica de Catalunya, Departamento de Ingeniería Electrónica, 2005. 328 p.
6. OSTOJIC, Darko. A Multilevel Converter structure for grid-connected pv plants. Tesis Doctoral. Bologna: Università Di Bologna, Facoltà Di Ingegneria, Dipartimento Ingegneria Elettrica, 2010. 153 p.
7. RASHID, Muhammad Power Electronics Handbook. Florida: Academic Press, 2001. 895 p.
8. SOURKOUNIS, Constantinos. y AL-DIAB, Ahmad. A comprehensive analysis and comparison between multilevel space – vector modulation and multilevel carrier – based PWM En: 13th International Power Electronics and Motion Control Conference (13:1-3, septiembre). Memorias. Polonia: IEEE, 2008. p. 1710-1715.
9. MOHAN, Ned; UNDELAND, Tore y ROBBINS, William. Power electronics converters, applications and design. New York: John Wiley & Sons Inc, 1995. 824 p.
10. LAI, Jih-Sheng y PENG, Fang Zheng. Multilevel converters – a new breed of power converters. En: IEEE Transactions on Industry Applications. 1996. Vol. 32, No. 3, p. 509-517.
11. FAIRCHILD SEMICONDUCTOR CORPORATION IRFP460 Data Sheet. 2002.
12. SANKEN ELECTRIC FMLG22 Data Sheet. 2009.
13. TORRES, Carlos Andres; MURILLO, Duberney y RESTREPO, Carlos Alberto. diseño y construcción de un inversor trifásico. En: Scientia et Technica. 2008. Vol. 14, No. 40, p. 37-42.
14. ERICKSON, Robert y MAKSIMOVIC, Dragan. Fundamentals of Power Electronics. New York: Kluwer Academic Publishers, 2001. 871 p.
15. DU, Zhong; *et al.* Reduced switching-frequency active harmonic elimination for multilevel converters. En: IEEE Transactions on Industrial Electronics. 2008. Vol. 55, No. 4, p. 1761-1770.